

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-045851

(43)Date of publication of application : 16.02.1999

(51)Int.Cl.

H01L 21/027
G03F 7/20

(21)Application number : 09-214136

(71)Applicant : NIKON CORP

(22)Date of filing : 24.07.1997

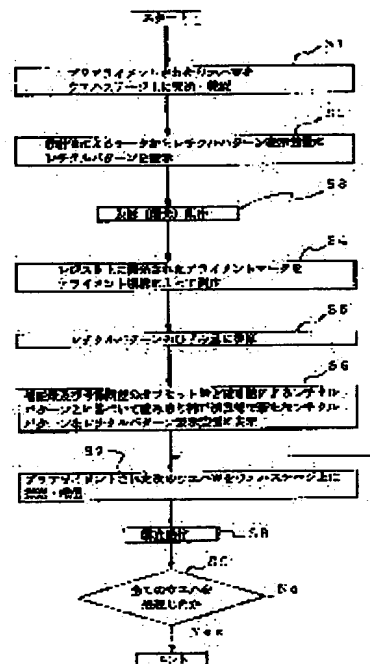
(72)Inventor : SAEKI MASARU

(54) EXPOSURE METHOD AND MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an exposure method, wherein a reticle pattern can be directly drawn from design data and exposure is performed by correcting the reticle pattern with measured distortion amount, and a manufacturing method of a semiconductor device which uses the exposure method.

SOLUTION: In this exposure method, a display means which displays a reticle pattern on the basis of stored design data is irradiated with exposure light, and a pattern is formed on a photosensitive substrate. That is, the distortion of a pattern formed on the photosensitive substrate is measured (S4). On the basis of measured distortion, correction corresponding to the distortion is added (S5) to design data to be displayed on a displayed means, and a reticle pattern is displayed (S6). The reticle pattern to which correction is applied is irradiated, and a pattern is printed on the photosensitive substrate (S8). since the reticle pattern is displayed by correcting the design data of the pattern with a distortion amount measured by an alignment mechanism, alignment is enabled without mechanically correcting the reticle pattern.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIPJ are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] By irradiating exposure light at a display means to display a reticle pattern based on the design data memorized The measurement process which measures the strain of the pattern formed in said induction substrate in the exposure approach which forms a pattern in an induction substrate, The display process which adds the amendment corresponding to said strain to the design data which should be displayed on said display means based on said measured strain, and displays a reticle pattern, The exposure approach characterized by having irradiated the reticle pattern with which said amendment was added, and having the exposure process which forms a pattern in said induction substrate.

[Claim 2] The pattern formation process which forms a reticle pattern on said display means based on the design data about the reticle pattern formed on a display means, By irradiating exposure light at the reticle pattern formed at said pattern formation process The measurement process which measures the strain between the exposure process which forms a pattern on an induction substrate, and the pattern formed on the induction substrate at said exposure process and the pattern which should be essentially formed in an induction substrate from said design data, The exposure approach characterized by having the amendment process which amends said reticle pattern based on said measured strain.

[Claim 3] The process which an alignment mark is included in said reticle pattern, and measures said strain is the exposure approach according to claim 1 or 2 characterized by measuring a strain from the location of the alignment mark formed in said induction substrate, and the alignment mark location which should be essentially formed in an induction substrate from said design data.

[Claim 4] The process which said exposure process is performed using the projection aligner which has the stage which lays the projection lens which projects said reticle pattern, and said induction substrate, and is moved to two-dimensional, and measures said strain is the exposure approach according to claim 2 characterized by using the aberration data which said projection lens has, and the perpendicularity data which said stage has.

[Claim 5] The semiconductor device manufacture approach by the exposure approach according to claim 1 to 4 characterized by manufacturing a semiconductor device using said amended reticle pattern.

[Translation done.]

* NOTICES *

JPO and NCIPJ are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the exposure approach by the aligner which can form the reticle pattern of arbitration in indicating equipments, such as a liquid crystal display, and the manufacture approach of the semiconductor device by such exposure approach in detail about the exposure approach and the manufacture approach of a semiconductor device.

[Description of the Prior Art] As everyone knows, the aligner used for manufacture of a semiconductor device uses the reticle in which the circuit pattern was formed for a glass substrate, and is carrying out the exposure imprint of the pattern on the wafer which carried out contraction projection of what illuminated this by the illumination-light study system according to projection optics, and applied the resist. Drawing 7 R> 7 is drawing showing the outline of the conventional aligner, and the block has shown each element. In drawing 7 , a required reticle is chosen from the reticle swap device 2 which carried out the a large number (1-n) receipt of the reticle by which the circuit pattern was formed in the glass substrate according to the instruction signal from a terminal 3, and an aligner 1 is equipped with an aligner 1. In case a semiconductor device is manufactured, a required reticle is chosen from the reticle swap device 2, and many reticle patterns lay on top of the same wafer, and are exposed. Namely, it must burn by carrying out the exposure imprint of the one reticle pattern at the resist film on a wafer, applying a resist, and choosing and putting another reticle on a wafer again, after a predetermined process.

[0002] It is important for the fundamental engine performance required of an aligner to excel in resolution, dimensional accuracy, doubling precision, etc. and that a throughput (throughput) is large for productivity. Therefore, in the conventional aligner, it is exposing exchanging many reticles and there is a limitation in improvement in a throughput.

[0003] The aligner which used ***** which can rewrite a reticle pattern as an aligner which cancels such a technical problem is proposed. If this kind of aligner is explained with reference to drawing 8 (the block has shown each element) The illumination-light study system 4 and the liquid crystal display 5 of the transparency mold illuminated by the illumination-light study system 4, The projection optics 6 which projects the reticle pattern formed in the liquid crystal display 5, The wafer stage 7 in which a wafer is laid, and the wafer stage control system 8 for moving the wafer stage 7 in the XY direction, It consists of a control unit 9 for controlling an aligner, a display control 10 which controls the contents of a display of a liquid crystal display 5, and a wafer conveyance system 11 which makes a wafer stage convey a wafer.

[0004] Moreover, the aligner using the transparency mold liquid crystal display as a liquid crystal display which displays a reticle pattern is indicated by JP,9-17719,A.

[0005]

[Problem(s) to be Solved by the Invention] In the aligner of drawing 8 , it is indicated that a reticle pattern is formed in a liquid crystal display 5 with a display control 10, a liquid crystal display 5 is illuminated by the illumination-light study system 4, and a reticle pattern can be burned on a wafer. When manufacturing the same semiconductor device using two or more aligners, the difference between number machines occurs [the difference or baking precision of

a property of each equipment proper'] also in meteorological conditions, such as an atmospheric pressure. It is necessary to take into consideration the amount of strains by the amounts of offset, such as such a difference between number machines, thermal expansion, a level difference which are generated in heat treatment of the wafer generated in the camber and production process of the wafer itself, etc. The aligner which used the conventional liquid crystal display had the room of an improvement in improvement in resolution, doubling precision, etc. instead of the equipment in consideration of the error of the pattern and design value which were able to be burned on such a wafer.

[0006] It is the exposure approach which amends a reticle pattern with the amount of strains measured by the alignment device, and is exposed while this invention is made in view of the above-mentioned technical problem, enables it to form a reticle pattern in arbitration on the occasion of manufacture of a semiconductor device etc. and can carry out direct writing of the reticle pattern from a design data.

[0007]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the exposure approach by invention concerning claim 1 By irradiating exposure light at a display means to display a reticle pattern based on the design data memorized The measurement process which measures the strain of the pattern formed in said induction substrate in the exposure approach which forms a pattern in an induction substrate; It is based on said measured strain. The display process which adds the amendment corresponding to said strain to the design data which should be displayed on said display means, and displays a reticle pattern; it is characterized by having irradiated the reticle pattern with which said amendment was added, and having the exposure process which forms a pattern in said induction substrate. Relative rotation with the pattern formed by preceding besides a gap of the scale factor between a reticle pattern and a projection pattern and a perpendicularity error is also included in the strain said here.

[0008] Thus, if constituted, right projection exposure can be performed, without amending a strain for a reticle pattern structural by displaying a reticle pattern on display means, such as a liquid crystal display, and the amount of strains measured and obtained according to the alignment device amending the design data of a pattern, and displaying a reticle pattern based on a design data.

[0009] The exposure approach by invention concerning claim 2 is based on the design data about the reticle pattern formed on a display means. The pattern formation process which forms a reticle pattern on said display means; by irradiating exposure light at the reticle pattern formed at said pattern formation process On an induction substrate, a pattern It is based on said measured strain. The measurement process which measures the strain between the pattern formed on the induction substrate at the exposure process and the; aforementioned exposure process to form, and the pattern which should be essentially formed in an induction substrate from said design data; said reticle pattern It is characterized by having the amendment process to amend and;

[0010] Thus, with constituting, based on a design data, a reticle pattern is displayed on display means, such as a liquid crystal display, and a right pattern can be burned on an induction substrate, without amending the design data of a pattern, displaying on a display means and amending the amount of strains for a reticle pattern structural with the amount of strains measured and obtained with the formation process by an alignment device etc.

[0011] Moreover, the process at which an alignment mark is included by said reticle pattern, and the exposure approach by invention concerning claim 3 measures said strain is invention according to claim 1 or 2 characterized by measuring a strain from the location of the alignment mark formed in said induction substrate, and the alignment mark location which should be essentially formed in an induction substrate from said design data.

[0012] Thus, with constituting, according to an alignment device, the amount of strains is measured from the location of an alignment mark, and this amount of strains amends a design data, and it displays on a display means.

[0013] Moreover, the process which the exposure approach by invention concerning claim 4 is performed using the projection aligner which has the stage which said exposure process lays the

projection lens which projects said reticle pattern, and said induction substrate, and moves to two-dimensional, and measures said strain is invention according to claim 2 characterized by to use the aberration data which said projection lens has, and the perpendicularity data which said stage has.

[0014] Thus, if constituted, the aberration data which said projection lens has, and the perpendicularity data which said stage has can amend the amount of strains of the reticle pattern displayed on the display means.

[0015] Moreover, the semiconductor device manufacture approach by invention concerning claim 5 is manufacture about the semiconductor device using the exposure approach by the exposure approach according to claim 1 to 4 characterized by manufacturing a semiconductor device using said amended reticle pattern.

[0016] Thus, with constituting, while being able to form a reticle pattern by the design data, a design data can be amended in the amount of strains measured by the alignment device, and a semiconductor device can be manufactured.

[0017]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing. In addition, in each drawing, the same or the explanation which gave the same sign to the corresponding member and overlapped as much as possible is omitted mutually.

[0018] Drawing 1 is drawing showing the outline of the equipment for explaining 1 operation gestalt of this invention, and drawing where drawing 1 (A) displayed each component of equipment with a block, and (B) are the side-face (part cross section) Figs. of actual equipment. In this drawing, the control unit 11 containing a central control unit (CPU), the terminal (input section) 12 which inputs a control signal into a control unit 11, the reticle pattern storage 13 which memorizes the reticle pattern design data made binary, and an aligner 14 are included. It has illumination-light study system 14a including the light sources, such as a mercury lamp and excimer laser, etc., projection optics 14b containing the projection lens which projects a reticle pattern, and wafer stage 14c, and the aligner 14 is equipped with the reticle pattern display 16 which can form the reticle pattern of arbitration, and the alignment (alignment) device 15 while projecting a reticle pattern with illuminating by illumination-light study system 14a. Here, a reticle pattern design data is for example, CAD (Computer Aided Design) data.

[0019] Furthermore, the control device 11 is connected with the design data storage 18, online, etc. which memorized the design data changed and made binary with the digitizer 17. A digitizer 17 is equipment which changes into binary-sized data and creates a reticle pattern design data after creating a mask pattern from a pattern layout Fig., and this design data is memorized by the design data storage 18. The control device 11 is made as [input / from the design data storage 18 / a design data], in case a reticle pattern is formed.

[0020] When amendment is not required, a reticle pattern may be displayed on an indicating equipment 16 using the data from the reticle pattern store 13, and the reticle pattern store 13 and the design data storage 18 may be constituted in one.

[0021] Then, with reference to drawing 2, the exposure approach which is 1 operation gestalt of this invention is explained. First, in step S1, the wafer W (wafer for measurement) which applied the resist to the wafer stage is conveyed, and it lays in the wafer stage of an aligner. Before this wafer W is conveyed on a wafer stage, the so-called PURIARAIMENTO which prepares a direction posture beforehand using a cage hula (orientation flat) etc. is performed.

[0022] Subsequently, it progresses to step S2, and with directions of a control device 11, a reticle pattern alignment mark is displayed with the reticle pattern display 16, and the reticle pattern display 16 is illuminated from an illumination-light study system according to the directions from a control device 11. If it does in this way, the alignment mark formed in the predetermined location of a reticle pattern and a reticle pattern will be projected on Wafer W, and a latent image will be made by the resist (S3). This alignment mark (latent image) is measured by the alignment device 15 (S4). Therefore, the amount of strains of a reticle pattern and a projection pattern can be measured. In measurement of this amount of strains, the aberration data which a projection lens has, and the perpendicularity data of a stage may be

used.

[0023] Then, it progresses to step S5 and a reticle pattern design data is amended as an amount of amendments for correcting a reticle pattern design data for this amount of strains.

Multiplication, addition, etc. make the amount of amendments a reticle pattern design data, and the data of the amended reticle pattern are created. Moreover, when offset has arisen between the number machines of each aligner, a reticle pattern design data is corrected based on the amount of offset of each aligner.

[0024] Furthermore it progresses to step S6, the amendment data of a reticle pattern are inputted into the reticle pattern display 16, and a reticle pattern is displayed.

[0025] And it progresses to step S7 and the wafer [PURIARAIMENTO / wafer / instead of the wafer W for measurement] W for products is laid on a stage.

[0026] Furthermore it progresses to step S8, it exposes to the sensitization side of the product wafer W, and a reticle pattern can be burned.

[0027] Next, it progresses to step S9 and judges whether all the product wafers W were processed, and when the wafer W which should still be processed remains, it returns to step S7, the following wafer W is laid on a wafer stage, and exposure is repeated.

[0028] When it is judged by step S9 that all the wafers W were processed, it means ending the exposure process of the 1st layer (end).

[0029] Thus, when performing a series of exposure with the same number machine, amendment of a reticle pattern is good per exposure of the wafer of two or more one lots at once.

[0030] When each field of a wafer can be burned for every single shot, in order to amend the camber after the heat treatment process of a wafer, expansion, etc., you may make it amend the amount of strains for alignment for every field by the exposure method which repeats a step-up repeat and can be burned in one wafer. In other words, the reticle pattern of a wafer may be amended, amending the amount of strains of the field before [one] exposing, and you may expose. Namely, steps S1-S6 may be performed for every single shot.

[0031] Also in the scan exposure also to the case of one-shot exposure, the above approach is applicable.

[0032] Next, the process which exposes a two-layer eye or subsequent ones to Wafer W with reference to drawing 3 is explained. Although the pattern of each class may always be amended on the basis of a design data to Wafer W when carrying out projection exposure of the pattern of two or more layers, it is more efficient to take the approach of exposing below a two-layer eye on the basis of the 1st layer actually exposed with some errors with the design value. Drawing 3 is the flow Fig. having shown such an approach.

[0033] Steps S1-S5 of drawing 2 or the process to S6 is finished also about the reticle pattern of the 2nd layer, using the wafer W for a trial as a premise of the approach of drawing 3, and the amount of strains of the number machine which exposes a two-layer eye is calculated beforehand.

[0034] The wafer W with which the 1st layer was already exposed, and it conveys and lays on a wafer stage (step S21). [among drawing 3]

[0035] Next, it progresses to step S22 and the alignment mark currently formed with the pattern of the 1st layer on the wafer W is measured according to an alignment device. Although it must almost be without error since the 1st layer amends a reticle pattern and projection exposure is carried out at the process shown in drawing 2, few errors which may still be produced are measured.

[0036] It converts into the amount of strains of a reticle pattern at the following step S23, and the data of the reticle pattern of a design value are amended based on the amount of amendments calculated by doing in this way, and the amount of offset of the difference between number machines currently calculated beforehand as mentioned above, and the reticle pattern of a two-layer eye is displayed on a display (step S24).

[0037] And when it judges that a two-layer eye is exposed (step S25), and it was finished altogether whether processing the wafer W which should be processed to Wafer W (step S26) and Wafer W still remains in it, the following wafer W with which the 1st layer was already exposed, it conveys and lays on a wafer stage (step S27), and exposure actuation (step S25) is

repeated.

[0038] When it is judged at step S26 that all the wafers W were processed, it means that exposure processing of a two-layer eye was completed (end).

[0039] The approach of drawing 3 can be used also in case the 3rd [or less] layer is exposed to the wafer W with which 1 and a two-layer eye were exposed.

[0040] In addition, the strain has pointed out a gap of the scale factor between a reticle pattern and a projection pattern, the error of perpendicularity, and relative rotation with the pattern formed by preceding here. Data processing of the design data written in the reticle pattern store 13 is carried out, and the amount of amendments based on this amount of strains amends it. Of course, one of these strains is amended and others also have the case of the amount 0 of amendments.

[0041] On the other hand, in manufacture of a semiconductor device, in order to raise productivity, many aligners are used and the same exposure process is processed. In such a case, the difference between each aligner, i.e., the difference between number machines, (offset) occurs. At the same exposure process, since a reticle pattern is formed using a common reticle pattern design data, it is necessary to amend a reticle pattern design data, the reticle pattern which amended this amount of offset is displayed on the reticle pattern display 16 according to the difference between number machines, and an exposure process is performed.

[0042] Thus, the exposure approach of this invention is the amount of strains which measured two or more points on a wafer, and was obtained according to the alignment device 15, it amends the reticle pattern of the reticle pattern display 16, cancels the strain by the reticle pattern and the projection pattern, and performs an exposure process. Therefore, while the reticle exchange style with which the aligner was equipped conventionally becomes unnecessary, the reticle rotation and the reticle scaling amendment device which it had in order to correct the strain of the reticle by a glass substrate etc. become unnecessary.

[0043] At the measurement process S2 which measures the strain of the pattern formed in the induction substrate May observe the alignment mark which actually carried out projection exposure of the pattern of a reticle pattern display, and was formed in the wafer for a trial at the wafer, may measure a strain, and A strain may be measured by carrying out image formation of the image of a reference mark for the image formed in the location equivalent to the exposure side of an induction substrate to the pattern of a reticle pattern display in piles through projection optics, using reference mark FM (un-illustrating), and observing them.

[0044] Next, the gestalt of another operation of this invention is explained with reference to drawing 4. Drawing 4 is the equipment outline block diagram having shown each part for the aligner used with the gestalt of this operation with a block. In this drawing, an aligner 14 is equipped with illumination-light study system 14a, projection optics 14b, wafer stage 14c, and the alignment device 15, and the reticle pattern display 16 is arranged in the middle of illumination-light study system 14a and projection optics 14b. The reticle pattern display 16 is for example, a transparency mold liquid crystal display. The wafer conveyed by the wafer transport device 19 is laid, and wafer stage 14c is controlled by the wafer stage controlled-variable operation means 20, and positions a wafer in an exposure location in the image surface location by projection optics 14b. The aligner 14 is controlled by the control unit 11.

[0045] A control device 11 is connected with the storage 13 with which a reticle pattern design data (binary-ized data) is memorized, and the terminal (input section) 12 which inputs a command into a control device 11 and an aligner 14, and the design data storage 18 which memorized the design data from a digitizer 17 is connected with online etc. It connects with the alignment device 15 and the amount of strains measured by the alignment device 15 is inputted into a control unit 11.

[0046] Furthermore, it has image data storage section 11b which memorizes the data after the amendment amended and obtained by amount operation part of amendments 11a which amends a reticle pattern design data according to the amount of strains, and amount operation part of amendments 11a, and image data forwarding section 11c which sends out the image data memorized by image data storage section 11b.

[0047] First, the wafer W which applied the resist to wafer stage 14c is conveyed, it lays in wafer

stage 14c, and a wafer is positioned. Subsequently, a reticle pattern is displayed on the reticle pattern display 16 with directions of a control device 11. According to the directions from a control device 11, the reticle pattern display 16 is illuminated from illumination-light study system 14a. By the alignment device 16, the amount of strains of a reticle pattern and a projection pattern is measured, and the data is transmitted to a control device 11.

[0048] Let this amount of strains be the amount of amendments for correcting a reticle pattern design data. Data processing of the reticle pattern design data and the amount of amendments which were written in the store 13, and the amount of offset is inputted and carried out to amount operation part of amendments 11a. The amended reticle pattern design data is once held at image data storage section 11b, it is inputted into the reticle pattern display 16 from image data forwarding section 11c, and a reticle pattern is displayed. By illumination-light study system 14a, the reticle pattern display 16 is illuminated, the reticle pattern is projected on the wafer W which applied the following resist according to projection optics, and a reticle pattern can be burned.

[0049] With this amount of strains, if what is necessary is to amend only one of the strains of these including the strain by relative rotation not only with a gap of the scale factor between a reticle pattern and a projection pattern, and the error of perpendicularity but the pattern formed by preceding, two or three may have to be amended. In amount operation part of amendments 11a which amends a reticle pattern design data, if the amount of strains is set to alpha and beta and a reticle pattern design data are set to A for the amount of offset, it is computable by $(A\alpha + \beta)$, for example. Moreover, the amount beta of offset changes with number machines of each aligner, may be inputted beforehand and may be amended.

[0050] Next, the manufacture approach of a semiconductor device of having used the above-mentioned exposure approach which is 1 operation gestalt of this invention is explained.

[0051] The operation gestalt of processes, such as a semiconductor device, is explained with reference to drawing 5. First, the circuit design of a semiconductor device is performed at step S101. Based on this circuit design, at step S102, it progresses to a mask design process and a reticle pattern design data is created with a digitizer, a reticle pattern design data is amended according to the amount of amendments by the amount of strains, and an exposure process is carried out by the reticle pattern design data which can be burned on a wafer. Step S104 is like an erector, it is the process semiconductor-chip-ized using the wafer manufactured at step S103, and this process includes packaging processes, such as assembling processes, such as dicing and bonding, and chip enclosure. Step S105 is an inspection process and inspects the check test of the manufactured semiconductor device of operation, a torture test, etc. A semiconductor device is completed through such a process and it is shipped at step S106.

[0052] Drawing 6 shows the flow of a wafer manufacture process. A manufacture process is started, it is step S200 first and suitable down stream processing is chosen out of the next steps S201-S204. It progresses to either of steps S201-S204 according to selection.

[0053] The front face of a wafer is oxidized at step S201. At step S202, an insulator layer is formed in a wafer front face by CVD etc. In step S203, an electrode is formed at processes, such as vacuum evaporatio, on a wafer. Step S204 is a process which drives ion into a wafer.

[0054] It progresses to step S205 after these processes. This process is resist down stream processing, and applies a sensitization agent to a wafer. At the following step S206, with the above-mentioned aligner, the amount of strains is measured according to an alignment device from a reticle pattern design data, a reticle pattern design data is amended, a reticle pattern is formed in the reticle pattern display 16, it is exposed, and it can be burned on a wafer. The exposed wafer is developed at the following step S207. Furthermore at the following step S208, parts other than the developed resist image are deleted by etching. Step S209 is a resist exfoliation process, and removes the resist which etching ended and became unnecessary. Next, it judges whether all processes required of step S210 were completed, if it has not completed, the step of return and the point is repeated to step S200, and a circuit pattern is formed on a wafer. It will become an end if it is judged that all processes were completed at step S210.

[0055] If the manufacture approach of this operation gestalt is used, since a wafer can moreover be immediately manufactured from a reticle pattern design data more cheaply than the

conventional manufacture approach, it can manufacture to low cost.

[0056] In addition, the above-mentioned reticle pattern display may be not only a transparency mold liquid crystal display but a reflective mold liquid crystal display. Moreover, it is also possible to apply this reticle pattern formation means to the aligner by the electron ray or the X-ray. In that case, projection optics is unnecessary.

[0057] Moreover, a reticle pattern design data may be read from design data storage through online each time.

[0058] Thus, according to this invention, various strains, such as telescopic motion of the difference between number machines of a projection exposure machine and a wafer and a time error, can be coped with easily.

[0059] Since the pattern of a reticle can be formed in arbitration according to this invention as described above, required data are read from design data storage a reticle pattern store, on-line, etc. if needed, and a reticle pattern can be displayed on a reticle pattern display, and can be exposed. Therefore, there is an advantage it is easy to amend the reticle pattern which computes the amount of strains and is displayed on a reticle pattern display by the alignment device, and the reticle exchange style, the reticle rotation, and the reticle scaling amendment device which were the need conventionally become unnecessary.

[0060] Moreover, according to the manufacture approach of the semiconductor device of this invention, there is an advantage [manufacture of a semiconductor device is possible immediately from a reticle pattern design data and] which can shorten the time amount from the design of a circuit pattern to manufacture, without using the reticle by the glass substrate.

[0061]

[Effect of the Invention] Since it has the process which amends a design data based on the strain measured at the process which measures a strain while being able to form the reticle pattern in arbitration and being able to carry out the direct writing of the reticle pattern from a design data, since a display means to display a reticle pattern in this invention based on a design data was used, and displays a reticle pattern as mentioned above, a reticle pattern can be corrected easily and exact and quick exposure is attained. Moreover, since such an exposure approach is used, the throughput of manufacture of a semiconductor device can be raised.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the schematic diagram of the aligner for explaining the exposure approach of this invention.

[Drawing 2] It is the flow Fig. showing the outline of 1 operation gestalt of the exposure approach of this invention.

[Drawing 3] It is the flow Fig. showing the outline of the approach of exposing below a two-layer eye with 1 operation gestalt of the exposure approach of this invention.

[Drawing 4] It is the schematic diagram having shown each part for the aligner for explaining the exposure approach of this invention with a block.

[Drawing 5] It is the flow Fig. showing the manufacture approach of the semiconductor device of this invention.

[Drawing 6] It is the flow Fig. showing the manufacture approach of the semiconductor device of this invention.

[Drawing 7] It is the schematic diagram having shown each part for the conventional aligner with a block.

[Drawing 8] It is the schematic diagram having shown each part for the conventional aligner with a block.

[Description of Notations]

11 Control Unit

11a The amount operation part of amendments

11b Image data storage section

11c Image data forwarding section

12 Terminal

13 Reticle Pattern Storage

14 Aligner

14a Illumination-light study system

14b Projection optics

14c Wafer stage

15 Alignment Device

16 Reticle Pattern Display

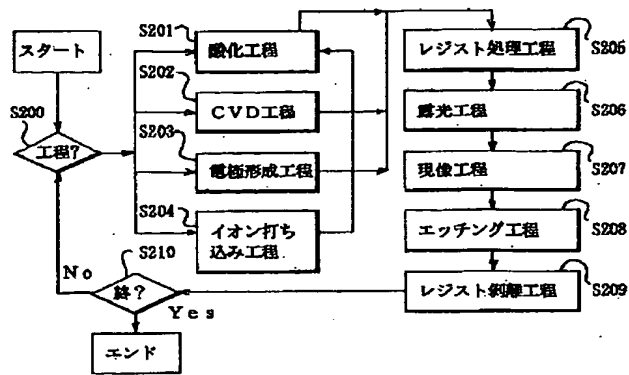
17 Digitizer

18 Design Data Storage

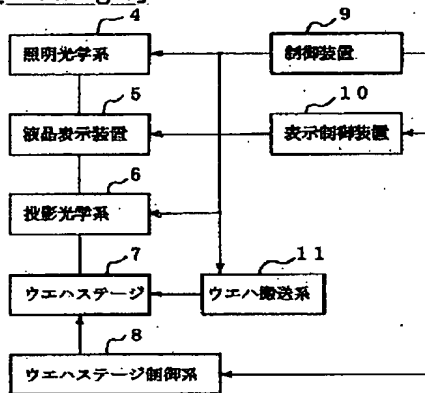
19 Wafer Transport Device

20 Wafer Stage Controlled-Variable Operation Means

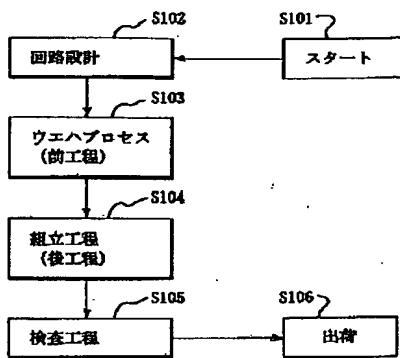
[Translation done.]



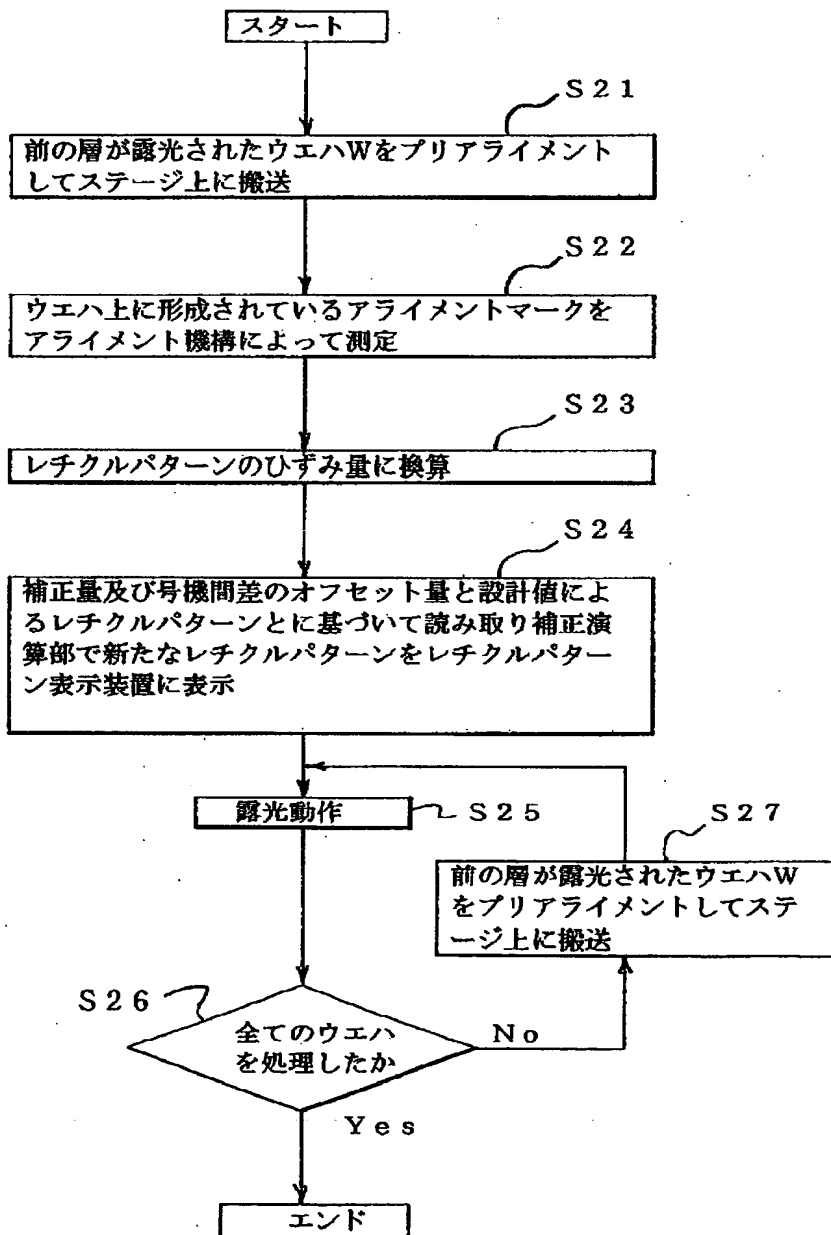
[Drawing 8]



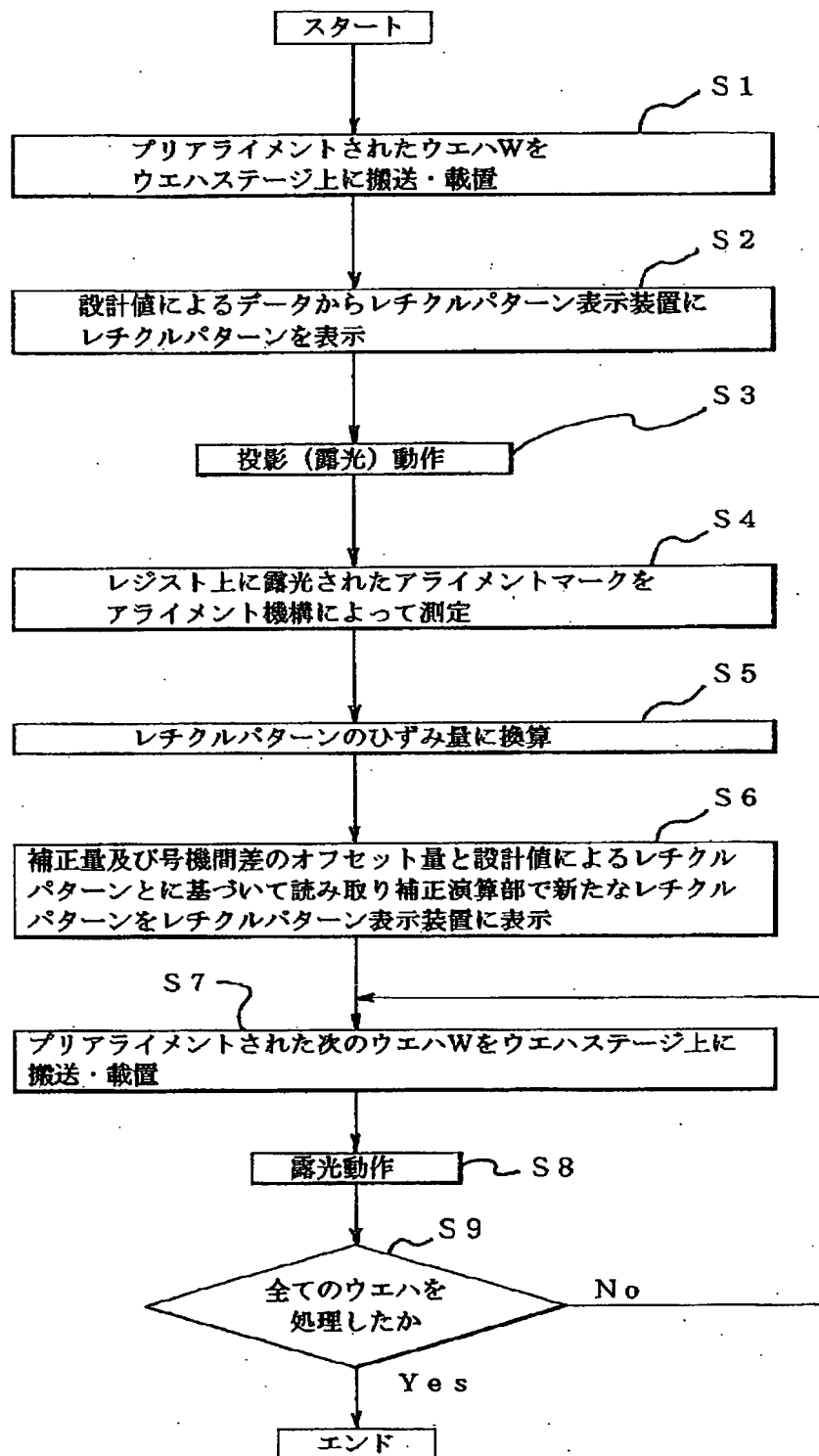
[Translation done.]



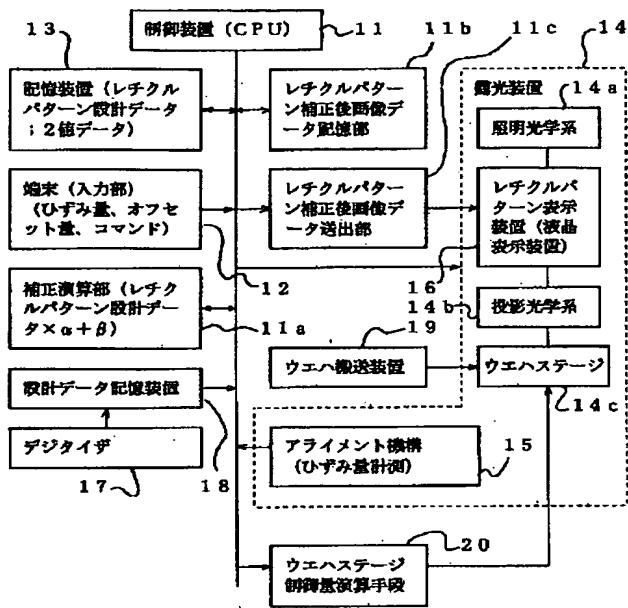
[Drawing 3]



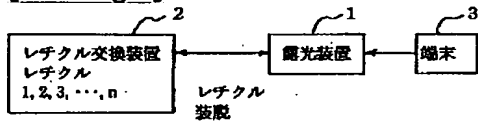
[Drawing 6]



[Drawing 5]



[Drawing 7]



[Drawing 2]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-45851

(43)公開日 平成11年(1999) 2月16日

(51)Int.Cl.⁶

識別記号

F I

H 0 1 L 21/027

H 0 1 L 21/30

5 1 6 A

G 0 3 F 7/20

5 0 4

G 0 3 F 7/20

5 0 4

H 0 1 L 21/30

5 0 2 V

5 0 2 W

5 0 2 P

審査請求 未請求 請求項の数 5 F D (全 10 頁) 最終頁に続く

(21)出願番号

特願平9-214136

(22)出願日

平成9年(1997) 7月24日

(71)出願人 000004112

株式会社ニコン

東京都千代田区丸の内3丁目2番3号

(72)発明者 佐伯 優

東京都千代田区丸の内3丁目2番3号 株式会社ニコン内

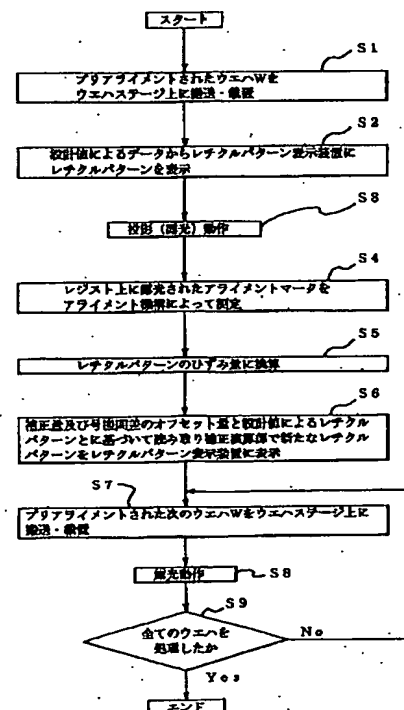
(74)代理人 弁理士 宮川 貞二

(54)【発明の名称】 露光方法及び半導体デバイスの製造方法

(57)【要約】

【課題】 レチクルパターンが設計データから直接描画できるとともに、計測されたひずみ量によってレチクルパターンを補正して露光する露光方法であり、その露光方法による半導体デバイスの製造方法を提供する。

【解決手段】 記憶されている設計データに基づいてレチクルパターンを表示する表示手段に露光光を照射して、感応基板にパターンを形成する露光方法であり、感応基板に形成されるパターンのひずみを測定する測定工程と、測定したひずみに基づいて、表示手段に表示されるべき設計データに前記ひずみに対応する補正を加えてレチクルパターンを表示する表示工程と、前記補正が加えられたレチクルパターンを照射して、前記感応基板にパターンを焼き付ける露光工程とによる露光方法。アライメント機構によって計測したひずみ量によって、パターンの設計データを補正してレチクルパターンを表示することで、レチクルパターンを機構的に補正することなく、位置合わせができる。



【特許請求の範囲】

【請求項 1】 記憶されている設計データに基づいてレチクルパターンを表示する表示手段に露光光を照射することにより、感応基板にパターンを形成する露光方法において、

前記感応基板に形成されるパターンのひずみを測定する測定工程と、

前記測定したひずみに基づいて、前記表示手段に表示されるべき設計データに前記ひずみに対応する補正を加えてレチクルパターンを表示する表示工程と、

前記補正が加えられたレチクルパターンを照射して、前記感応基板にパターンを形成する露光工程とを備えたことを特徴とする露光方法。

【請求項 2】 表示手段上に形成されるレチクルパターンに関する設計データに基づいて、前記表示手段上にレチクルパターンを形成するパターン形成工程と、

前記パターン形成工程で形成されたレチクルパターンに露光光を照射することにより、感応基板上にパターンを形成する露光工程と、

前記露光工程で感応基板上に形成されたパターンと前記設計データから本来感応基板に形成されるべきパターンとの間のひずみを測定する測定工程と、

前記測定されたひずみに基づいて前記レチクルパターンを補正する補正工程と、

を備えることを特徴とする露光方法。

【請求項 3】 前記レチクルパターンには、アライメントマークが含まれ、前記ひずみを測定する工程は、前記感応基板に形成されたアライメントマークの位置と前記設計データから本来感応基板に形成されるべきアライメントマーク位置とからひずみを測定することを特徴とする請求項 1 または請求項 2 に記載の露光方法。

【請求項 4】 前記露光工程は、前記レチクルパターンを投影する投影レンズ及び前記感応基板を載置し 2 次元に移動するステージを有する投影露光装置を用いて行われ、

前記ひずみを測定する工程は、前記投影レンズが有する収差データと前記ステージが有する直交度データとを利用することを特徴とする請求項 2 に記載の露光方法。

【請求項 5】 前記補正されたレチクルパターンを用いて半導体デバイスを製造することを特徴とする請求項 1 ないし 4 のいずれかに記載の露光方法による半導体デバイス製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、露光方法及び半導体デバイスの製造方法に関し、詳しくは液晶ディスプレイ等の表示装置に任意のレチクルパターンを形成し得る露光装置による露光方法及び、そのような露光方法による半導体デバイスの製造方法に関するものである。

【従来の技術】 周知のように、半導体デバイスの製造に

用いる露光装置は、ガラス基板に回路パターンを形成したレチクルを使用して、照明光学系によってこれを照明したものを、投影光学系によって縮小投影してレジストを塗布したウエハ上にパターンを露光転写している。図 7 は、従来の露光装置の概要を示す図であり、各要素はブロックで示してある。図 7 において、露光装置 1 は端末 3 からの命令信号に従って、ガラス基板に回路パターンが形成されたレチクルを多数 (1~n) 収納したレチクル交換装置 2 から必要なレチクルが選択されて、露光装置 1 に装着される。半導体デバイスを製造する際には、レチクル交換装置 2 から必要なレチクルが選択され、多数のレチクルパターンが同一ウエハに重ね合わせて露光される。すなわち、一つのレチクルパターンをウエハ上のレジスト膜に露光転写して、所定の工程の後に再びウエハにレジストを塗布して、再度別のレチクルを選択して重ね焼きを行わなければならない。

【0002】 露光装置に要求される基本的性能は、解像力、寸法精度、合わせ精度等に優れていることと、生産性ではスループット (処理能力) が大きいことが、重要である。従って、従来の露光装置では、多数のレチクルを交換しながら露光を行っており、スループットの向上には限界がある。

【0003】 このような課題を解消する露光装置として、レチクルパターンの書き換えが可能な液晶表示装置を使用した露光装置が提案されている。この種の露光装置について、図 8 (各要素はブロックで示してある) を参照して説明すると、照明光学系 4 と、照明光学系 4 によって照明される透過型の液晶表示装置 5 と、液晶表示装置 5 に形成されたレチクルパターンを投影する投影光学系 6 と、ウエハが載置されるウエハステージ 7 と、ウエハステージ 7 を X Y 方向に移動させるためのウエハステージ制御系 8 と、露光装置を制御するための制御装置 9 と、液晶表示装置 5 の表示内容を制御する表示制御装置 10 と、ウエハをウエハステージに搬送させるウエハ搬送系 11 とから構成されている。

【0004】 また、レチクルパターンを表示する液晶表示装置として、透過型液晶表示装置を用いた露光装置が、特開平 9-17719 号公報に開示されている。

【0005】

【発明が解決しようとする課題】 図 8 の露光装置では、表示制御装置 10 により液晶表示装置 5 にレチクルパターンを形成して、照明光学系 4 により液晶表示装置 5 を照明して、レチクルパターンをウエハ上に焼き付けることが開示されている。複数の露光装置を使用して同一半導体デバイスを製造する場合、各装置固有の特性の差異や焼き付け精度が気圧等の気象条件でも号機間差が発生する。このような号機間差等のオフセット量、或いはウエハ自体のそりや製造工程で発生するウエハの熱処理で発生する熱膨張や段差等によるひずみ量を考慮する必要がある。従来の液晶表示装置を使用した露光装置は、こ

のようなウエハに焼き付けられたパターンと設計値との誤差を考慮した装置ではなく、解像度や合わせ精度等の向上には改善の余地があった。

【0006】本発明は、上記の課題に鑑みてなされたものであり、半導体デバイス等の製造に際して、レチクルパターンを任意に形成できるようにし、レチクルパターンが設計データから直接描画できるとともに、アライメント機構で計測されたひずみ量によりレチクルパターンを補正して露光する露光方法である。

【0007】

【課題を解決するための手段】上記目的を達成するために、請求項1に係る発明による露光方法は、記憶されている設計データに基づいてレチクルパターンを表示する表示手段に露光光を照射することにより、感応基板にパターンを形成する露光方法において、前記感応基板に形成されるパターンのひずみを測定する測定工程と；前記測定したひずみに基づいて、前記表示手段に表示されるべき設計データに前記ひずみに対応する補正を加えてレチクルパターンを表示する表示工程と；前記補正が加えられたレチクルパターンを照射して、前記感応基板にパ

ターンを形成する露光工程とを備えたことを特徴とする。ここで言うひずみには、レチクルパターンと投影パターンとの間の倍率のずれ、直交度誤差の他、先行して形成されたパターンとの相対的ローテーションも含む。

【0008】このように構成すると、設計データに基づいて、液晶表示装置などの表示手段にレチクルパターンを表示して、アライメント機構によって計測して得られたひずみ量によって、パターンの設計データを補正してレチクルパターンを表示することで、レチクルパターンを機構的にひずみを補正することなく、正しい投影露光

ができる。

【0009】請求項2に係る発明による露光方法は、表示手段上に形成されるレチクルパターンに関する設計データに基づいて、前記表示手段上にレチクルパターンを形成するパターン形成工程と；前記パターン形成工程で形成されたレチクルパターンに露光光を照射することにより、感応基板上にパターンを形成する露光工程と；前記露光工程で感応基板上に形成されたパターンと前記設計データから本来感応基板に形成されるべきパターンとの間のひずみを測定する測定工程と；前記測定されたひ

ずみに基づいて前記レチクルパターンを補正する補正工程と；を備えることを特徴とする。

【0010】このように構成することで、設計データに基づいて、液晶表示装置などの表示手段にレチクルパターンを表示して、アライメント機構等による形成工程で計測して得られたひずみ量によって、パターンの設計データを補正して表示手段に表示して、レチクルパターンを機構的にひずみ量を補正することなく、感応基板上に正しいパターンを焼き付けることができる。

【0011】また、請求項3に係る発明による露光方法

は、前記レチクルパターンには、アライメントマークが含まれ、前記ひずみを測定する工程は、前記感応基板に形成されたアライメントマークの位置と前記設計データから本来感応基板に形成されるべきアライメントマーク位置とからひずみを測定することを特徴とする請求項1または請求項2に記載の発明である。

【0012】このように構成することで、アライメント機構により、アライメントマークの位置からひずみ量を計測して、このひずみ量によって設計データを補正して表示手段に表示する。

【0013】また、請求項4に係る発明による露光方法は、前記露光工程が、前記レチクルパターンを投影する投影レンズ及び前記感応基板を載置し2次元に移動するステージを有する投影露光装置を用いて行われ、前記ひずみを測定する工程は、前記投影レンズが有する収差データと前記ステージが有する直交度データとを利用することを特徴とする請求項2に記載の発明である。

【0014】このように構成すると、前記投影レンズが有する収差データと前記ステージが有する直交度データとで、表示手段に表示されたレチクルパターンのひずみ量を補正することができる。

【0015】また、請求項5に係る発明による半導体デバイス製造方法は、前記補正されたレチクルパターンを用いて半導体デバイスを製造することを特徴とする請求項1ないし4のいずれかに記載の露光方法による露光方法を用いた半導体デバイスを製造である。

【0016】このように構成することで、設計データでレチクルパターンが形成できるとともに、アライメント機構で計測されたひずみ量で設計データを補正して、半導体デバイスを製造することができる。

【0017】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して説明する。なお、各図において互いに同一あるいは相当する部材には同一符号を付与して、可能な限り重複した説明を省略する。

【0018】図1は、本発明の一実施形態を説明するための装置の概要を示す図であり、図1(A)は、装置の各構成部分をブロックで表示した図、(B)は実際の装置の側面(一部断面)図である。同図において、中央制御装置(CPU)を含む制御装置11と、制御装置11に制御信号を入力する端末(入力部)12と、2値化したレチクルパターン設計データを記憶するレチクルパターン記憶装置13と、露光装置14とを含む。露光装置14には、水銀ランプやエキシマレーザなどの光源などを含む照明光学系14aと、レチクルパターンを投影する投影レンズを含む投影光学系14bと、ウエハステージ14cとを備え、照明光学系14aにより照明することでレチクルパターンを投影するとともに、任意のレチクルパターンが形成できるレチクルパターン表示装置16と、アライメント(位置合わせ)機構15とが備えら

れている。ここで、レチクルパターン設計データは、例えばCAD (Computer Aided Design) データである。

【0019】更に、制御装置11は、デジタイザ17によって変換して2値化した設計データを記憶した設計データ記憶装置18とオンライン等により接続されている。デジタイザ17は、パターンレイアウト図からマスクパターンを作成した後、2値化データに変換してレチクルパターン設計データを作成する装置であり、この設計データが設計データ記憶装置18に記憶されている。10 制御装置11は、レチクルパターンを形成する際に、設計データ記憶装置18から設計データが入力できるようになされている。

【0020】補正が必要でない場合は、レチクルパターン記憶装置13からのデータを用いてレチクルパターンを表示装置16に表示してもよいし、レチクルパターン記憶装置13と設計データ記憶装置18とを一体に構成してもよい。

【0021】続いて、図2を参照して、本発明の一実施形態である露光方法について説明する。まず、ステップ20 S1において、ウエハステージに、レジストを塗布したウエハW (計測用のウエハ) を搬送して、露光装置のウエハステージに搬送される前にオリフラ (オリエンテーションフラット) 等を利用して方向姿勢を予め整える、いわゆるプリアライメントが行われている。

【0022】次いで、ステップS2に進み、制御装置11の指示によりレチクルパターン表示装置16によりレチクルパターンアライメントマークを表示して、制御装置11からの指示に従って照明光学系より、レチクルパターン表示装置16を照明する。このようにすると、ウエハW上にレチクルパターンとレチクルパターンの所定位置に形成されたアライメントマークとが投影されて、レジストに潜像が作られる (S3)。このアライメントマーク (潜像) を、アライメント機構15で計測する (S4)。したがって、レチクルパターンと投影パターンとのひずみ量が計測できることになる。このひずみ量の計測では、投影レンズが有する収差データと、ステージの直交度データを用いてもよい。

【0023】続いてステップS5に進み、このひずみ量を、レチクルパターン設計データを修正するための補正量として、レチクルパターン設計データを補正する。レチクルパターン設計データに補正量を乗算や加算等して、補正したレチクルパターンのデータを作成する。また、各露光装置の号機間にオフセットが生じている場合は、各露光装置のオフセット量に基づいて、レチクルパターン設計データを修正する。

【0024】さらにステップS6に進み、レチクルパターンの補正データを、レチクルパターン表示装置16に入力してレチクルパターンを表示する。

【0025】そしてステップS7に進み、計測用のウエハWの代わりにプリアライメントされた製品用のウエハWをステージ上に載置する。

【0026】さらにステップS8に進み、製品ウエハWの感光面に露光して、レチクルパターンを焼き付ける。

【0027】次にステップS9に進み、全ての製品ウエハWを処理したかを判断し、まだ処理すべきウエハWが残っている場合は、ステップS7に戻り次のウエハWをウエハステージ上に載置し、露光を繰り返す。

【0028】ステップS9で、全てのウエハWを処理したと判断した場合には、1層目の露光工程を終了したことになる (エンド)。

【0029】このように、同一号機で一連の露光を行う場合には、1ロット複数枚のウエハの露光につきレチクルパターンの補正は一度でよい。

【0030】ステップアップリビートを繰り返して一枚のウエハを焼き付ける露光方式では、ウエハの各フィールドをワンショット毎に焼き付ける際に、ウエハの熱処理工程後のそりや膨張等を補正するために、各フィールド毎に位置合わせのためのひずみ量を補正するようにしてもよい。言い換えれば、露光する一つ前のフィールドのひずみ量を補正しながらウエハのレチクルパターンを補正して、露光を行ってもよい。即ち、ステップS1～S6までは、ワンショット毎に行ってもよい。

【0031】以上の方法は、一括露光の場合にも走査露光の場合にも適用可能である。

【0032】次に、図3を参照してウエハWに2層目以降を露光する工程を説明する。ウエハWに複数の層のパターンを投影露光するときには、各層のパターンを常に設計データを基準にして補正してもよいが、現実的には設計値とは多少の誤差をもって露光された第1層目を基準にして2層目以下を露光する方法をとった方が効率的である。図3はそのような方法を示したフロー図である。

【0033】図3の方法の前提として、第2層目のレチクルパターンについても、試験用のウエハWを用いて、図2のステップS1～S5あるいはS6までの工程を済ませて、2層目を露光する号機のひずみ量を予め求めておく。

【0034】図3中、既に1層目が露光されたウエハWをプリアライメントしてウエハステージ上に搬送・載置する (ステップS21)。

【0035】次にステップS22に進み、そのウエハW上に1層目のパターンと共に形成されているアライメントマークをアライメント機構によって測定する。1層目は図2に示される工程でレチクルパターンを補正して投影露光されているので、ほとんど誤差はないはずであるが、それでも生じ得る僅かな誤差を測定するものである。

50 【0036】次のステップS23でレチクルパターンの

ひずみ量に換算して、このようにして求められた補正量及び前述のように予め求めてあった号機間差のオフセット量に基づいて設計値のレチクルパターンのデータを補正して2層目のレチクルパターンを表示装置に表示する(ステップS24)。

【0037】そしてウエハWに2層目の露光をして(ステップS25)、処理すべきウエハWを全て処理し終わったかを判断し(ステップS26)、まだウエハWが残っている場合は、次の既に1層目が露光されたウエハWをプリアライメントしてウエハステージ上に搬送・載置して(ステップS27)、露光動作(ステップS25)を繰り返す。

【0038】ステップS26で、全てのウエハWが処理されたと判断されると2層目の露光処理が完了したことになる(エンド)。

【0039】図3の方法は、1、2層目が露光されたウエハWに3層目以下を露光する際にも用いることができる。

【0040】なお、ここではひずみとはレチクルパターンと投影パターンとの間の倍率のずれ、直交度の誤差、先行して形成されたパターンとの相対的ローテーションを指している。このひずみ量に基づく補正量によって、レチクルパターン記憶装置13に書き込まれた設計データを演算処理して補正する。無論、これらのひずみの内の一つを補正し、他は補正量零の場合もある。

【0041】一方、半導体デバイスの製造では、生産性を高めるために、多数の露光装置を使用して、同一露光工程を処理している。このような場合、各露光装置間の差、すなわち号機間差(オフセット)が発生する。同一露光工程では、共通のレチクルパターン設計データを用いて、レチクルパターンが形成されるので、号機間差に応じて、レチクルパターン設計データを補正する必要がある、このオフセット量を補正したレチクルパターンをレチクルパターン表示装置16に表示して、露光工程を行う。

【0042】このように本発明の露光方法は、アライメント機構15により、ウエハ上の複数の点を計測して得られたひずみ量で、レチクルパターン表示装置16のレチクルパターンを補正して、レチクルパターンと投影パターンとのひずみを解消して露光工程を行う。従って、従来露光装置に備えられていたレチクル交換機構が必要なくなるとともに、ガラス基板などによるレチクルのひずみを修正するために備えられたレチクルローティション及びレチクルスケリング補正機構が必要なくなる。

【0043】感応基板に形成されたパターンのひずみを測定する測定工程S2では、試験用のウエハに実際にレチクルパターン表示装置のパターンを投影露光してそのウエハに形成されたアライメントマークを観察してひずみを測定してもよいし、感応基板の露光面に相当する位置に形成された像を基準マークFM(不図示)を利用し

て、あるいは基準マークの像を投影光学系を通してレチクルパターン表示装置のパターンに重ねて結像させ、それらを観察することにより、ひずみを測定してもよい。

【0044】次に、本発明の別の実施の形態を、図4を参照して説明する。図4は、本実施の形態で使用する露光装置を、各部をブロックで示した装置概略構成図である。同図において、露光装置14は、照明光学系14aと、投影光学系14bと、ウエハステージ14cと、アライメント機構15とを備え、照明光学系14aと投影光学系14bとの途中にレチクルパターン表示装置16が配置されている。レチクルパターン表示装置16は、例えば透過型液晶表示装置である。ウエハステージ14cは、ウエハ搬送装置19で搬送されたウエハが載置され、ウエハステージ制御量演算手段20によって制御して、ウエハを投影光学系14bによる像面位置で露光位置に位置決めする。露光装置14は、制御装置11により制御されている。

【0045】制御装置11は、レチクルパターン設計データ(2値化データ)が記憶される記憶装置13と、コマンドを制御装置11と露光装置14に入力する端末(入力部)12と接続され、デジタイザ17からの設計データを記憶した設計データ記憶装置18はオンライン等により接続されている。制御装置11には、アライメント機構15と接続され、アライメント機構15で計測されたひずみ量が入力されるようになっている。

【0046】更に、レチクルパターン設計データをひずみ量に応じて補正する補正量演算部11aと、補正量演算部11aで補正して得られる補正後のデータを記憶する画像データ記憶部11bと、画像データ記憶部11bで記憶された画像データを送出する画像データ送出部11cとが備えられている。

【0047】先ず、ウエハステージ14cに、レジストを塗布したウエハWを搬送して、ウエハステージ14cに載置してウエハを位置決めする。次いで、制御装置11の指示によりレチクルパターン表示装置16にレチクルパターンを表示する。制御装置11からの指示に従って照明光学系14aより、レチクルパターン表示装置16を照明する。アライメント機構16で、レチクルパターンと投影パターンとのひずみ量を計測して、制御装置11にそのデータを送信する。

【0048】このひずみ量を、レチクルパターン設計データを修正するための補正量とする。記憶装置13に書き込まれたレチクルパターン設計データと補正量とオフセット量とを補正量演算部11aに入力して演算処理する。補正されたレチクルパターン設計データは、一旦画像データ記憶部11bに保持され、画像データ送出部11cからレチクルパターン表示装置16に入力され、レチクルパターンが表示される。照明光学系14aにより、レチクルパターン表示装置16を照明して、そのレチクルパターンを投影光学系により、次のレジストを塗

布したウエハWに投影して、レチクルパターンを焼き付ける。

【0049】このひずみ量とは、レチクルパターンと投影パターンとの間の倍率のずれ、直交度の誤差だけでなく、先行して形成されたパターンとの相対的ローテーションによるひずみを含み、これらのひずみの一つのみを補正すればよい場合もあれば、2つあるいは3つを補正しなければならないこともある。レチクルパターン設計データを補正する補正量演算部11aでは、例えば、ひずみ量を α 、オフセット量を β 、レチクルパターン設計

データをAとすると、 $(A \times \alpha + \beta)$ で算出することができる。また、オフセット量 β は、各露光装置の号機によって異なり、予め入力して補正してもよい。

【0050】次に、本発明の一実施形態である上記露光方法を利用した半導体デバイスの製造方法について説明する。

【0051】図5を参照して、半導体デバイス等の生産方法の実施形態について説明する。先ず、ステップS101では、半導体デバイスの回路設計を行う。この回路設計に基づいて、ステップS102ではマスク設計工程に進み、デジタイザによりレチクルパターン設計データを作成し、ウエハに焼き付けるレチクルパターン設計データにより、ひずみ量による補正量に応じてレチクルパターン設計データを補正して、露光工程を実施する。ステップS104は、組立工程であり、ステップS103で製造されたウエハを用いて半導体チップ化する工程であり、この工程は、ダイシング、ボンディング等のアッセンブル工程、チップ封入等のパッケージング工程を含む。ステップS105は、検査工程であり、製造された半導体デバイスの動作確認テスト、耐久テスト等の検査を行う。このような工程を経て半導体デバイスが完成されて、ステップS106で出荷される。

【0052】図6は、ウエハ製造プロセスのフローを示す。製造プロセスをスタートして、まずステップS200で、次に挙げるステップS201～S204の中から適切な処理工程を選択する。選択に従って、ステップS201～S204のいずれかに進む。

【0053】ステップS201ではウエハの表面を酸化させる。ステップS202ではCVD等によりウエハ表面に絶縁膜を形成する。ステップS203ではウエハ上に電極を蒸着等の工程で形成する。ステップS204はウエハにイオンを打ち込む工程である。

【0054】これらの工程の後でステップS205に進む。この工程はレジスト処理工程であり、ウエハに感光剤を塗布する。次のステップS206では上記露光装置によって、レチクルパターン設計データからアライメント機構によりひずみ量を計測して、レチクルパターン設計データを補正し、レチクルパターン表示装置16にレチクルパターンを形成し、それを露光してウエハに焼き付ける。次のステップS207では露光したウエハを現

像する。さらに次のステップS208では現像したレジスト像以外の部分をエッチングにより削る。ステップS209はレジスト剥離工程であり、エッチングが済んで不要となったレジストを取り除く。次にステップS210で必要な全工程が完了したかを判断し、完了していなければステップS200に戻り、先のステップを繰り返して、ウエハ上に回路パターンが形成される。ステップS210で全工程が完了したと判断されればエンドとなる。

【0055】本実施形態の製造方法を用いれば、従来の製造方法より、安価にしかもレチクルパターン設計データから直ちにウエハを製造することができるので低コストに製造することができる。

【0056】なお、上記レチクルパターン表示装置は、透過型液晶表示装置のみならず、反射型液晶表示装置であってもよい。また、このレチクルパターン形成手段を、電子線やX線による露光装置に適用することも可能である。その場合は投影光学系は不要である。

【0057】また、レチクルパターン設計データを、その都度オンラインを通して設計データ記憶装置から読み出してもよい。

【0058】このようにして、本発明によれば投影露光機の号機間差、ウエハの伸縮、時間的な誤差など、種々のひずみに容易に対処できる。

【0059】上記したように、本発明によれば、レチクルのパターンを任意に形成できるために、必要に応じてレチクルパターン記憶装置或いはオンラインなどで設計データ記憶装置から必要なデータを読み出して、レチクルパターンをレチクルパターン表示装置に表示して露光することができる。そのために、アライメント機構によって、ひずみ量を算出して、レチクルパターン表示装置に表示されるレチクルパターンを補正するのが容易であり、従来必要であったレチクル交換機構及びレチクルローテーション及びレチクルスケーリング補正機構が必要なくなる利点がある。

【0060】また、本発明の半導体デバイスの製造方法によれば、ガラス基板によるレチクルを用いることなく、レチクルパターン設計データから直ちに半導体デバイスの製造が可能であり、回路パターンの設計から製造までの時間を短縮することが可能である利点がある。

【0061】

【発明の効果】以上のように本発明では、設計データに基づいてレチクルパターンを表示する表示手段を用いるので、レチクルパターンを任意に形成でき、レチクルパターンが設計データから直接描画できるとともに、ひずみを測定する工程で測定されたひずみに基づいて設計データを補正してレチクルパターンを表示する工程を備えるので、レチクルパターンの修正が容易に行え、正確かつ迅速な露光が可能となる。またこのような露光方法を用いるので、半導体デバイスの製造のスループットを高

めることができる。

【図面の簡単な説明】

【図 1】本発明の露光方法を説明するための露光装置の概略図である。

【図 2】本発明の露光方法の一実施形態の概略を示すフロー図である。

【図 3】本発明の露光方法の一実施形態で 2 層目以下を露光する方法の概略を示すフロー図である。

【図 4】本発明の露光方法を説明するための露光装置を、各部をブロックで示した概略図である。

【図 5】本発明の半導体デバイスの製造方法を示すフロー図である。

【図 6】本発明の半導体デバイスの製造方法を示すフロー図である。

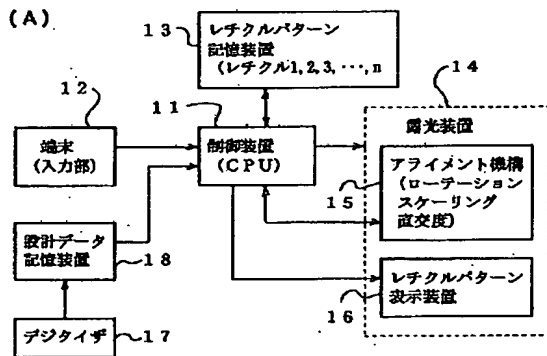
【図 7】従来の露光装置を各部をブロックで示した概略図である。

【図 8】従来の露光装置を各部をブロックで示した概略図である。

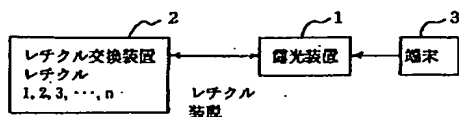
* 【符号の説明】

- 11 制御装置
- 11 a 補正量演算部
- 11 b 画像データ記憶部
- 11 c 画像データ送出部
- 12 端末
- 13 レチクルパターン記憶装置
- 14 露光装置
- 14 a 照明光学系
- 14 b 投影光学系
- 14 c ウエハステージ
- 15 アライメント機構
- 16 レチクルパターン表示装置
- 17 デジタイザ
- 18 設計データ記憶装置
- 19 ウエハ搬送装置
- 20 ウエハステージ制御量演算手段

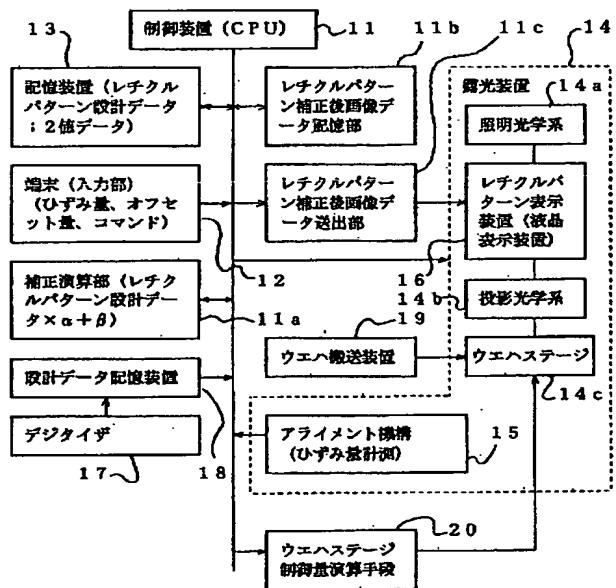
【図 1】



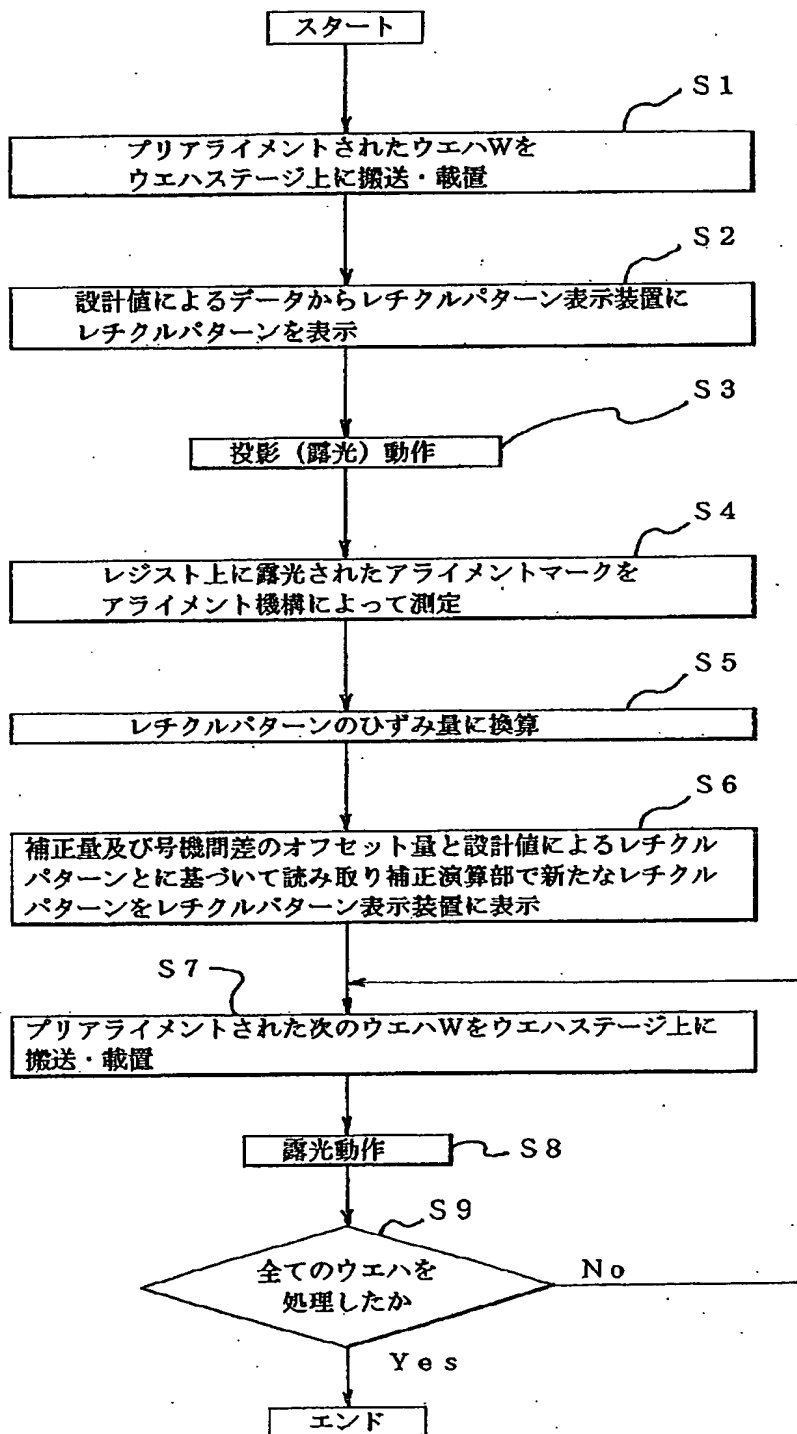
【図 7】



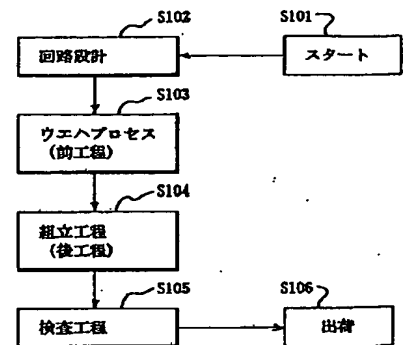
【図 4】



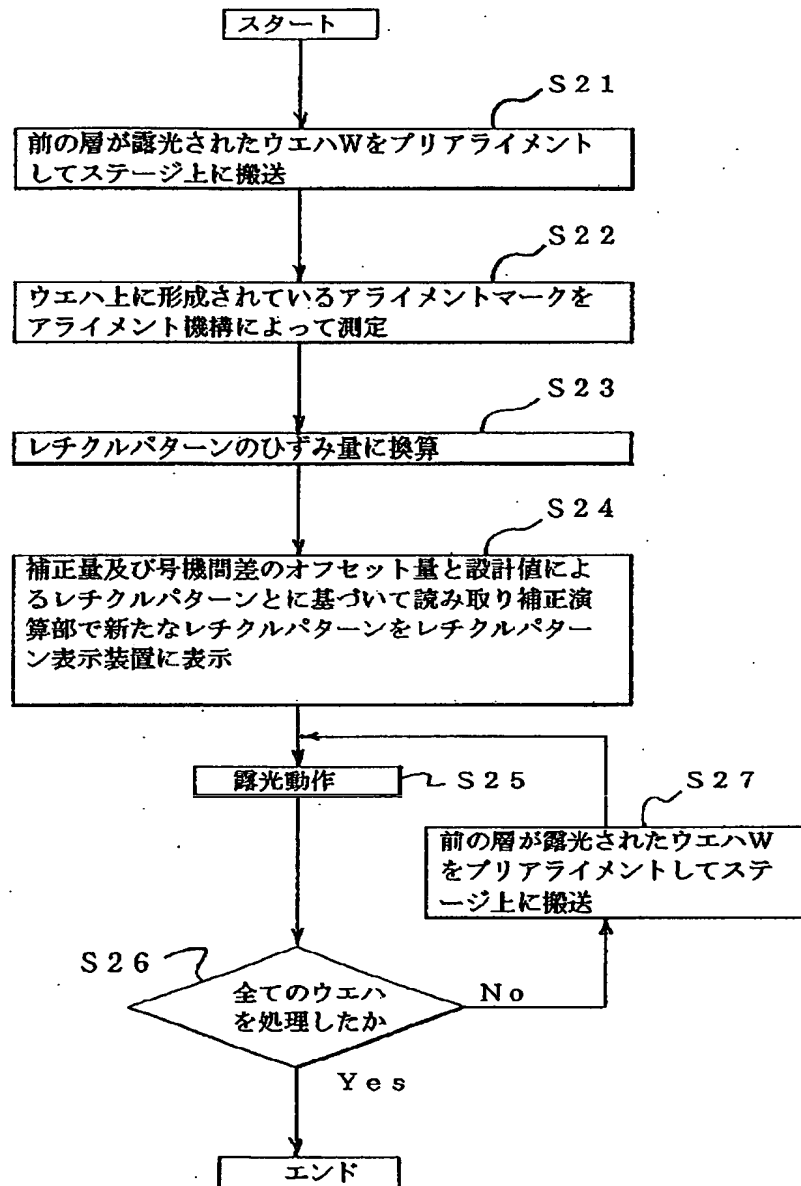
【図2】



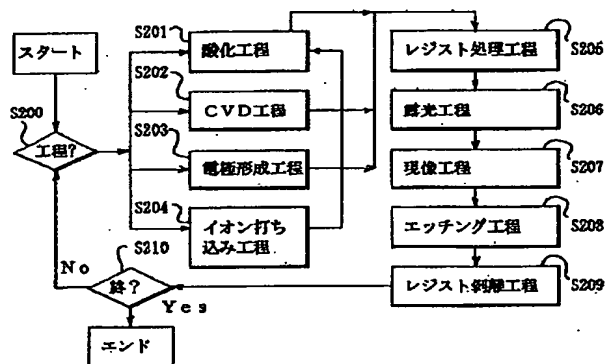
【図5】



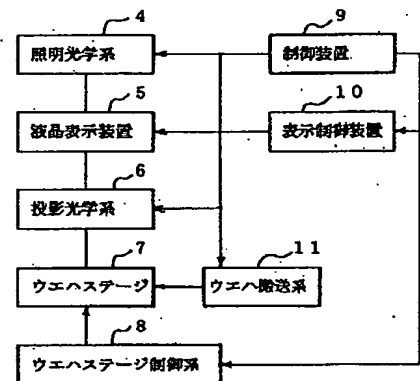
【図 3】



【図 6】



【図 8】



フロントページの続き

(51) Int. Cl. 6

識別記号

F I

H 0 1 L 21/30

5 2 5 E